



Семинар «Обработка и передача цифровых данных в устройствах на ПЛИС»

Авторы и докладчики семинара:

- *Смехов Дмитрий Геннадьевич, начальник лаборатории СЦОС компании "Инструментальные Системы"*
- *Капитанов Александр Анатольевич, старший инженер лаборатории СЦОС компании "Инструментальные системы"*

10:00 – 11:30 Развитие технологий цифровой обработки сигналов

1. Классы задач ЦОС
2. Развитие АЦП и ЦАП
3. Развитие сигнальных процессоров
4. Развитие ПЛИС
5. Развитие систем проектирования ПЛИС
6. Развитие процессоров
7. Развитие ускорителей
8. Развитие комбинированных устройств: ПЛИС и процессор
9. Развитие модульных стандартов

11:30 – 12:00 Кофе-брейк

12:00-13:30 Обработка цифровых данных на ПЛИС

1. Развитие логики ПЛИС
2. Представление чисел в ПЛИС для задач ЦОС
3. Фильтрация

4. БПФ/ОБПФ
5. Реализация узлов DDC, DUC, NCO, DDS
6. MATLAB Simulink и Xilinx System Generator
7. Практические примеры обработки
8. Xilinx Vivado HLS
9. Xilinx Partial Reconfiguration

13:30 – 14:30 Обед

14:30 – 16:00 Передача цифровых данных

1. Передача по гигабитным линиям
 - Общий обзор линии
 - Кодировки 8/10, 64/66, 64/67, 128/130
 - FEC – Forward Error Correction
 - Восстановление данных
 - Протоколы: Ethernet, PCI Express, Rapid IO, Interlaken
 - Протоколы: Xilinx - Aurora, Altera – SerialLite
 - Протокол PROTEQ
2. Шина PCI Express
 - Общий обзор
 - Коммутаторы
 - Передача данных по DMA
 - Проблема большого буфера
 - Проблема большой скорости
 - IP Core: Xilinx
 - IP Core: PLD Application
 - IP Core: NorthwestLogic

- IP Core:Open Source
- Применение в проектах ИнСис

16:00 – 16:30 Кофе-брейк

16:30 – 18:00 Примеры построения систем обработки

1. Регистратор на основе TMS320DM8168
2. Регистратор на основе Zynq (проект)
3. Многоканальная система на основе RapidIO
4. Многоканальная система на основе PCI Express
5. Многоканальная система на основе PROTEQ
6. Многоканальная система на основе TMS320C6678
7. Система обработки на основе GPU (проект)
8. Система обработки на ПЛИС с использованием OpenCL (проект)